

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 58147722
PUBLICATION DATE : 02-09-83

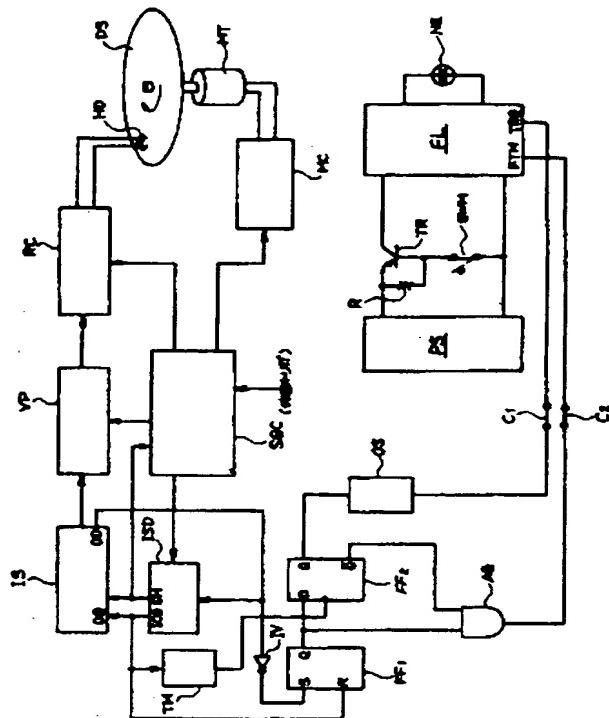
APPLICATION DATE : 26-02-82
APPLICATION NUMBER : 57031229

APPLICANT : CANON INC;

INVENTOR : TEZUKA NOBUO;

INT.CL. : G03B 7/16 G03B 15/05 H04N 5/26
H04N 5/30

TITLE : CAMERA



⑯ 日本国特許庁 (JP) ⑮ 特許出願公開
 ⑰ 公開特許公報 (A) 昭58—147722

⑯ Int. Cl. ³	識別記号	厅内整理番号	⑮ 公開 昭和58年(1983)9月2日
G 03 B 7/16		7542—2H	
15/05		7542—2H	
H 04 N 5/26		7155—5C	発明の数 1
5/30		6940—5C	審査請求 未請求

(全 4 頁)

④ カメラ

① 特願 昭57—31229
 ② 出願 昭57(1982)2月26日
 ③ 発明者 増永誠
 川崎市高津区下野毛770番地キ
 ヤノン株式会社玉川事業所内

⑦ 発明者 手塚信夫

川崎市高津区下野毛770番地キ

ヤノン株式会社玉川事業所内

⑧ 出願人 キヤノン株式会社

東京都大田区下丸子3丁目30番

2号

⑨ 代理人 弁理士 丸島儀一

明細書

1. 発明の名称

カメラ

2. 特許請求の範囲

撮像手段として信号積分型の撮像手段を用いるカメラであつて、上記撮像手段による信号積分を制御する信号積分制御手段と、該撮像手段の信号積分時間が所定の時間に達した際に、同一の信号積分期間内において閃光装置を自動的に作動させる手段を備えたことを特徴とするカメラ。

3. 発明の詳細な説明

本発明はカメラ、特に撮像手段として信号積分型の撮像手段を用いる様なカメラに関するものである。

例えば、CCD,BBD,或いは、MOSイメージ・センサ等の所謂固体撮像素子はその信号積分時間を任意に制御し得るものであることは良く知られている處であるが、斯かる素子を撮像手段として用いるカメラであつては、撮影対象の広範な輝度変化に対して良く追従し得る様に該撮像手段の信号積

分時間を撮影対象の明るさ等に応じて制御する様にすることが有利である。即ち、対象が明るければ積分時間は短くし、逆に暗ければ長くする様に制御する訳であるが、ここで特に長時間側については所謂手振れ現象や暗電流を主としたノイズ分の増大によるS/Nの劣化等を考慮すると無駆に長くすることは出来ず、また例えば標準テレビジョン・システムを前提にした場合には1/60秒若しくは1/30秒を越えることは出来ず、何れにせよ長時間側には必ず上限界を有していることになる訳である。

本発明は斯かる事情に鑑み、撮像手段として信号積分型の撮像手段を用いる際の、特にその信号積分時間の長時間側での制約に拘らず常に適正な輝度レベルによる撮影を保証し得る様にすることを目的とし、斯かる目的の下で本発明は、撮像手段の信号積分時間が所定の時間に達した際に、同一の信号積分期間内において閃光装置を自動的に作動させる手段を備えたことを特徴とするものである。

以下、本発明の好ましい実施例について添付の図面を参照して説明する。

先ず第1図により本発明の第1実施例を説明するに、同図において、ISは信号積分型の撮像手段としての、前述のCCD,BBD,或いはMOSイメージセンサ等の固体撮像素子で、ここでは例は周知のオーバー・フロー・ドレイン(OD)及びオーバー・フロー・ドレイン・ゲート(OG)付のエリア型CCDである。ISは同期信号発生及びシーケンス制御を司る同期及び制御回路SGCからのクロック・パルスにより撮像素子ISを駆動する撮像素子駆動回路、VPは同期及び制御回路SGCからの同期信号により撮像素子ISからの撮像信号を処理して記録用の信号を発生する周知の記録信号発生回路、RCは同じく同期及び制御回路SGCからの制御信号によって制御される記録回路で、該記録回路凡てCにより磁気ヘッドHDを通じて、モータMTにより回転駆動されている磁気ディスクDS上に映像信号が周知の如く記録される。尚、MCは同期及び制御回路SGCからの同期信号によりモータ

MTによるディスクDSの回転を制御するモータ制御回路である。FF1は撮像素子駆動回路ISDからの、撮像素子ISのオーバー・フロー・ドレイン・ゲート(OG)に対する積分クリア信号(ゲート・オン信号-ICG)の立下りによつてリセットされる一方で、撮像素子ISのオーバー・フロー・ドレイン(OD)からの、所定のスレッショルドを超える信号を受けるインバータIVの出力の立下りによつてセットされる様に為されたRS-フリップ・フロップ、TMは上記駆動回路ISDからのICG信号の立下りによつてトリガされることにより所定時間、ハイ・レベル信号を出力するタイマ回路、FF2はフリップ・フロップFF1のQ出力をそのD入力に受ける一方で、タイマ回路TMの出力の立下りによつてトリガされる様に為されたD-フリップ・フロップ、OSは該フリップ・フロップFF2のQ出力の立下りに応答して単バルスを出力するワン・ショット回路(单安定マルチ・バイブレータ)、AGはフリップ・フロップFF1のQ出力とフリップ・フロップFF2のQ出力を受

けるアンド・ゲートである。

PSは閃光装置の電源回路、SWMは手動操作可能な電源スイッチ、TRは該スイッチSWMの投入によりオンするPDPスイッチング・トランジスタ、Rはその保護抵抗、FLはトランジスタTRのオンによって電源回路PSから給電されことにより発光の準備(主キヤベシタの充電等)を行う様に為された調光型の閃光装置、NEはその発光エネルギー蓄積用主キヤベシタの充電完了を表示するためのネオン・ランプである。

尚、上記ワン・ショット回路OSの出力は発光のトリガ信号としてカメラー閃光装置間のコネクタC1を通じて閃光装置の発光トリガ回路(TRG)に、また、アンド・ゲートAGの出力はコネクタC2を通じて発光停止回路(FTM)に附与される様に為されている。因みに、発光停止回路(FTM)は発光が実際に行われた場合のみ、発光停止指令信号に応答し得る様、周知の完全ゲートを有して構成されているものである。

さて、斯かる構成において、今、撮像素子駆動

回路ISDからのICG信号がハイである場合には撮像素子ISではそのオーバー・フロー・ドレイン・ゲート(OG)がオンであるために信号の蓄積は禁止されている。この状態で上記ICG信号がロウになるとオーバー・フロー・ドレイン・ゲート(OG)がオフして撮像素子IS内で信号積分が開始される一方で、この時のICG信号の立下りによりフリップ・フロップFF1がリセットされ、また、タイマ回路TMがトリガされる。

これ以降の動作はタイマ回路TMによる規定時間の経過よりも前に、撮像素子ISのオーバー・フロー・ドレイン(OD)から、撮像信号が所定の適正レベルに達したことを表わすハイ信号が得られるか否かによつて2つに分かれる。

尚、以下の説明では閃光装置FLが何時でも発光を行い得る様に発光の準備を完了した状態にあるものとする。

先ず、タイマ回路TMによる規定時間の経過よりも前にオーバー・フロー・ドレイン(OD)からハイ信号が得られた場合には、インバータIVの

出力がハイからロウに立下ることによりフリップ・フロップ FF₁ がセットされてその Q 出力がハイとなつた様に、タイマ回路 TM の出力の立下りによりフリップ・フロップ FF₂ がトリガされるためにその Q 出力はハイ、また、 \bar{Q} 出力はロウとなる。以降、タイマ回路 TM による規定時間の経過前にフリップ・フロップ FF₁ がセットされる限りにおいてはフリップ・フロップ FF₂ の Q 出力はハイにまた、 \bar{Q} 出力はロウに保たれ、従つて、閃光装置 FL の発光は行われない。

尚、撮像電子駆動回路 ISD は撮像電子 IS からのオーバー・ロー・ドレイン信号に応答して該電子 IS に対して読み出し開始バルス (SH) を出力することにより撮像信号の読み出しを開始するものである。この時の読み出し開始バルス (SH) は同期及び制御回路 SGC にも附与される。

次に、撮像電子 IS のオーバー・ロー・ドレイン (OD) からハイ信号が得られる前にタイマ回路 TM による規定時間が経過した場合には、フリップ・フロップ FF₁ がセットされてその Q 出力が

ハイになる前にフリップ・フロップ FF₂ がトリガされることになるためにその Q 出力はロウ、また、 \bar{Q} 出力はハイになる。そして、この時の Q 出力のハイからロウへの立下りに応答してワン・ショット回路 OS からバルスが出力され、これはコネクタ C₁ を通じて閃光装置 FL の発光トリガ回路 (TRG) に附与され、斯くして閃光装置 FL の発光が行われる様になる。そして、この時の閃光装置 FL の発光によつて撮像電子 IS での信号レベルが適正レベルに達して、オーバー・ロー・ドレイン (OD) からハイ信号が出力されると、これによりフリップ・フロップ FF₁ がセットされてその Q 出力はハイとなり、従つて、アンド・ゲート AG の出力がハイとなる。該アンド・ゲート AG のハイ出力はコネクタ C₂ を通じて閃光装置 FL の発光停止回路 (FTM) に附与され、斯くして発光が停止させられる。

尚、上記オーバー・ロー・ドレイン (OD) からのハイ信号に応答して直ちに駆動回路 ISD により撮像電子 IS からの撮像信号の読み出しが開始

されるものであることは勿論のことである。

以上詳述した様に本発明によれば、撮像手段として信号積分型の撮像手段を用いるカメラとして特に該撮像手段の信号積分時間の長時間側での制約に拘らず、常に適正な輝度レベルによる撮影を保証し得る様になり、失敗のない撮影が可能になるもので、斯様カメラにおいて極めて有益なものである。

4. 図面の簡単な説明

図は本発明の一実施例の回路ブロック図である。
 IS...信号積分型撮像手段、VP, HC, HD,
 MT, MC...記録系の構成要素、DS...磁気
 ディスク、SGC...同期及び制御回路、ISD...
 信号積分時間制御手段、TM, LV, FF₁, FF₂...
 信号積分時間判別系の構成要素 (TM 所定の時
 間を規定するタイマ手段)、FL...閃光装置、
 OS...発光トリガ命令信号形成用ワン・ショ
 ット回路、AG...発光停止命令信号形成用ア
 ンド・ゲート。

